



Department of Digital Business

Journal of Artificial Intelligence and Digital Business (RIGGS)

Homepage: <https://journal.ilmudata.co.id/index.php/RIGGS>

Vol. 4 No. 4 (2025) pp: 1655-1667

P-ISSN: 2963-9298, e-ISSN: 2963-914X

Rancang Bangun *Prototype Automatic Transfer Switch* dengan *Interlock System* untuk Peralihan Daya Antara *Inverter (PLTS Off-Grid)* dan PLN

Rednal Josua Sianturi, Lie Jasa, I Nyoman Setiawan

Fakultas Teknik, Universitas Udayana

rednal.josua040@student.unud.ac.id, liejasa@unud.ac.id, setiawan@unud.ac.id

Abstrak

Ketergantungan terhadap suplai Perusahaan Listrik Negara (PLN) yang sering tidak stabil serta ketidakpastian keluaran Pembangkit Listrik Tenaga Surya (PLTS) *Off-Grid* akibat kondisi cuaca menimbulkan kebutuhan akan *Automatic Transfer Switch (ATS)* yang mampu mengatur dua sumber daya secara andal. Namun, *ATS* konvensional umumnya memiliki jeda perpindahan yang cukup lama sehingga menyebabkan ketidakstabilan tegangan keluaran, dan sering tidak dilengkapi sistem keamanan yang memadai untuk mencegah arus hubung singkat. Penelitian ini bertujuan merancang bangun *ATS* dengan sistem *interlock* untuk menghasilkan perpindahan daya yang cepat, aman, dan mampu memprioritaskan *PLTS* sebagai sumber utama. Sistem dirancang menggunakan dua relay *MK2P-I Omron* yang dihubungkan dengan prinsip *interlock* serta dikendalikan oleh *Low Voltage Disconnect (LVD)*. Pendekatan perancangan dilakukan melalui simulasi skematik menggunakan *FluidSIM*, kemudian dilanjutkan dengan pembuatan prototipe dan pengujian langsung. Pengukuran jeda waktu perpindahan dilakukan menggunakan osiloskop untuk memastikan akurasi kinerja perangkat. Hasil pengujian menunjukkan bahwa perpindahan dari *PLTS* ke *PLN* memiliki rata-rata jeda 20 milidetik (rentang 5–40 ms) dengan gangguan redup singkat pada *LED*, sedangkan perpindahan dari *PLN* ke *PLTS* memiliki rata-rata 7,8 milidetik (rentang 4–15 ms) tanpa gangguan visual. Kedua hasil masih berada dalam standar industri *ASCO* sebesar 30–50 milidetik. Selain itu, sistem *interlock* bekerja efektif dalam mencegah kedua sumber terhubung bersamaan sehingga risiko arus hubung singkat dapat dihindari. Sistem juga memastikan *PLTS* tetap menjadi prioritas suplai selama kondisi tegangan memenuhi batas aman.

Kata kunci: *ATS*, *PLTS*, Sistem *Interlock*, Jeda Waktu Perpindahan

1. Latar Belakang

Listrik merupakan kebutuhan utama dalam kehidupan modern yang mendukung berbagai aktivitas manusia, mulai dari kebutuhan rumah tangga hingga operasional industri. Di Indonesia sendiri, Perusahaan Listrik Negara (PLN) berperan sebagai penyuplai utama pasokan energi listrik. Namun, PLN sendiri sering kali mengalami gangguan akibat pemadaman atau kendala teknis lainnya sehingga dibutuhkan suplai energi listrik dari sumber lain yaitu dengan pemanfaatan energi terbarukan seperti Pembangkit Listrik Tenaga Surya (PLTS) untuk mengurangi ketergantungan terhadap PLN. Indonesia sendiri memiliki potensi energi matahari yang besar yaitu mencapai rata-rata 4,8 kWh/m²/hari, yaitu setara dengan 112.000 GWp jika dibandingkan dengan potensi luasan lahan di Indonesia atau sepuluh kali lipat dari potensi negara Jerman dan Eropa berdasarkan data dari Dewan Energi Nasional (DEN) [1]. Di Bali sendiri memiliki potensi energi surya sebesar 1.254 MW yang ditargetkan akan mengembangkan *PLTS* sebesar 8,62% atau 108,2 MW dari total potensinya [2].

PLTS sendiri terbagi menjadi dua jenis yaitu *On-Grid* yang komponen *inverter* nya telah sinkron dengan jaringan listrik PLN sehingga bisa menyuplai daya yang besar namun, ketika sumber PLN terputus maka, sistem *PLTS On-Grid* juga nonaktif. Berbeda dengan *PLTS Off-Grid* yang menyediakan kemandirian energi tanpa bergantung pada PLN namun daya yang dihasilkan hanya bergantung pada kondisi cuaca [3]. Oleh karena itu, dibutuhkan suatu sistem yang dapat mengelola kedua sumber, baik *PLTS Off-Grid* atau PLN sehingga dapat menyuplai secara kontinu tanpa bergantung pada salah satu sumber.

Automatic Transfer Switch (ATS) sebagai sakelar menjadi solusi dalam mengelola dua atau lebih sumber daya listrik melalui perpindahan sumber daya secara otomatis [4]. Namun tantangan utama dalam perancangan sebuah *ATS* adalah jeda waktu perpindahan yang memerlukan waktu yang singkat demi melindungi beban sensitif terhadap kualitas daya. Penelitian terdahulu tentang *ATS* menunjukkan rata-rata jeda waktu perpindahan dari

Rancang Bangun *Prototype Automatic Transfer Switch* dengan *Interlock System* untuk Peralihan Daya Antara *Inverter (PLTS Off-Grid)* dan PLN

PLN ke baterai sebesar 5,20 detik sedangkan dari baterai ke PLN sebesar 5,11 detik [5]. Hal tersebut dapat berpengaruh pada beban sensitif terhadap gangguan karena perpindahan sumber terhadap beban sensitif membutuhkan waktu setara satu siklus gelombang *sinusoidal* arus AC.

Selain itu, faktor keamanan operasi juga menjadi poin penting dalam merancang sebuah ATS yang dimana risiko dari kegagalan operasi tersebut adalah kedua sumber bekerja secara bersamaan sehingga dapat menyebabkan gangguan hubung singkat. Peneliti terdahulu tentang ATS hanya menggunakan sebuah *relay* MK2PI Omron dan sebuah *relay* 5 V sebagai pemicunya. Hal tersebut dapat menyebabkan beban kerja yang diterima oleh *relay* MK2PI menjadi berat mengingat perpindahan sumber hanya dilakukan oleh sebuah *relay*. Dampak yang dapat ditimbulkan adalah kegagalan pengoperasian dan memicu terjadinya arus hubung singkat [6]. Sistem *interlock* menjadi solusi yang bisa diterapkan pada ATS guna melakukan peralihan daya secara otomatis dan aman dengan mencegah kedua sumber aktif dijalur dan waktu yang sama. Mekanisme dari *interlock* sendiri memiliki keunggulan seperti meningkatkan keamanan dalam pengoperasian, mencegah kerusakan dan memastikan urutan pengoperasian yang benar [7].

Maka dari itu, penelitian ini bertujuan untuk merancang bangun sebuah ATS dengan sistem interlock guna mampu melakukan peralihan daya secara otomatis dengan jeda yang minim, aman saat pengoperasian dengan mencegah kedua sumber bekerja di jalur dan waktu yang sama serta mengontrol urutan kerja dari ATS dengan menjadikan PLTS sebagai sumber utama dan PLN sebagai sumber cadangan menggunakan mekanisme *interlock* sehingga mencegah terjadinya gangguan arus hubung singkat.

2. Metode Penelitian

Penelitian dilaksanakan di Laboratorium Konversi Energi Program Studi Teknik Elektro, Universitas Udayana, Kampus Jimbaran. Penelitian mencakup tahap perancangan, implementasi, pengujian, dan evaluasi prototipe.

1. Perencanaan Rancang Bangun Prototipe

Adapun alur penelitian ATS dengan interlock system dapat dilihat pada Gambar 6 berikut ini



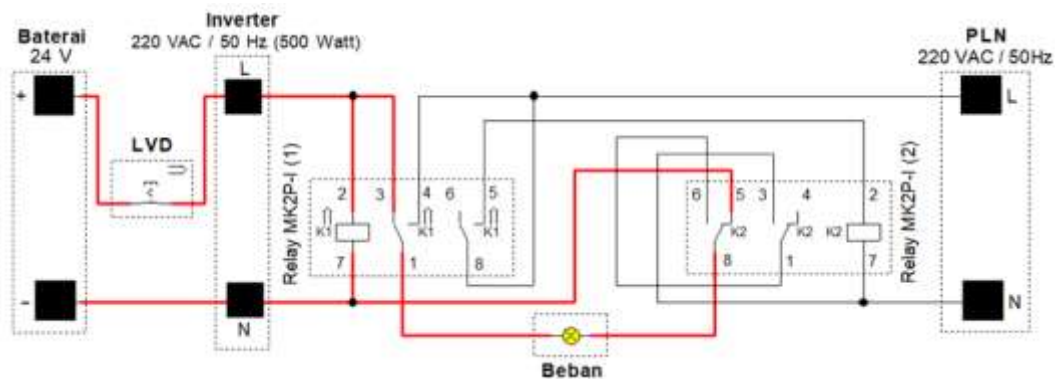
Gambar 6 Diagram Alir Penelitian

Penelitian prototipe sistem dilakukan melalui beberapa tahapan, mulai dari tahap identifikasi masalah, realisasi dan uji fungsional awal prototipe sampai pada tahap analisis data dan penyusunan laporan.

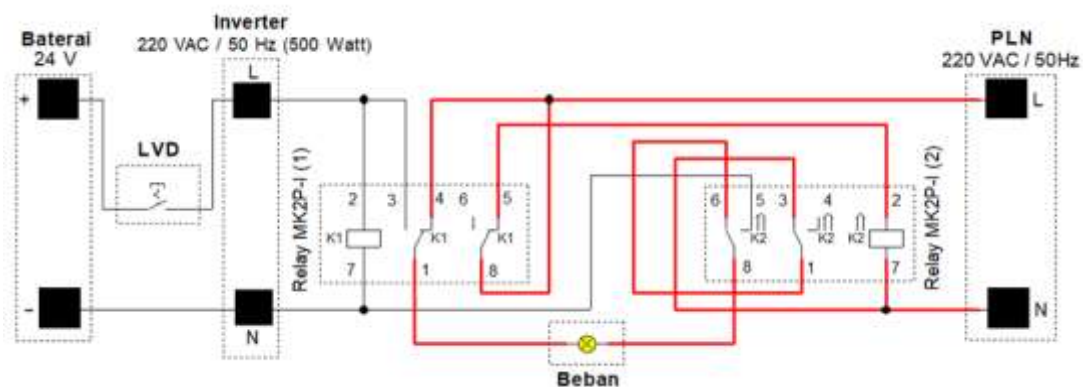
2. Skematik dan Desain Prototipe

Diagram listrik sistem ATS dirancang dan disimulasikan melalui software FluidSIM menggunakan dua buah relay MK2PI yang menggunakan sistem interlock sebagai prinsip kerjanya. Prinsip kerja sistem interlock pada Gambar 7 menunjukkan bahwa ketika PLTS (inverter) aktif, relay (1) juga akan aktif sehingga kontak yang semula berada pada posisi Normally Open (NO) berubah menjadi Normally Close (NC), dan sebaliknya. Pada kondisi tersebut, ketika kontak relay (1) yang terhubung ke sumber fasa inverter tertutup, maka sumber fasa inverter akan langsung terhubung ke fasa beban. Sementara itu, sumber netral inverter yang terhubung melalui salah satu kontak relay (2) tetap terhubung ke netral beban karena relay (2) dalam keadaan nonaktif sehingga kontakannya masih berada pada posisi awal atau tertutup. Sedangkan sumber PLN tidak menyuplai beban diakibatkan kontak relay (1) yang menghubungkan antara sumber fasa PLN ke sumber fasa beban dan coil relay (2) dalam keadaan terbuka atau NO sehingga sumber fasa PLN tidak terhubung ke beban dan juga relay (2) menjadi nonaktif. Sumber netral PLN yang terhubung ke netral beban melalui kontak relay (2) juga terputus karena kontakannya masih mempertahankan posisi semula atau dalam keadaan terbuka.

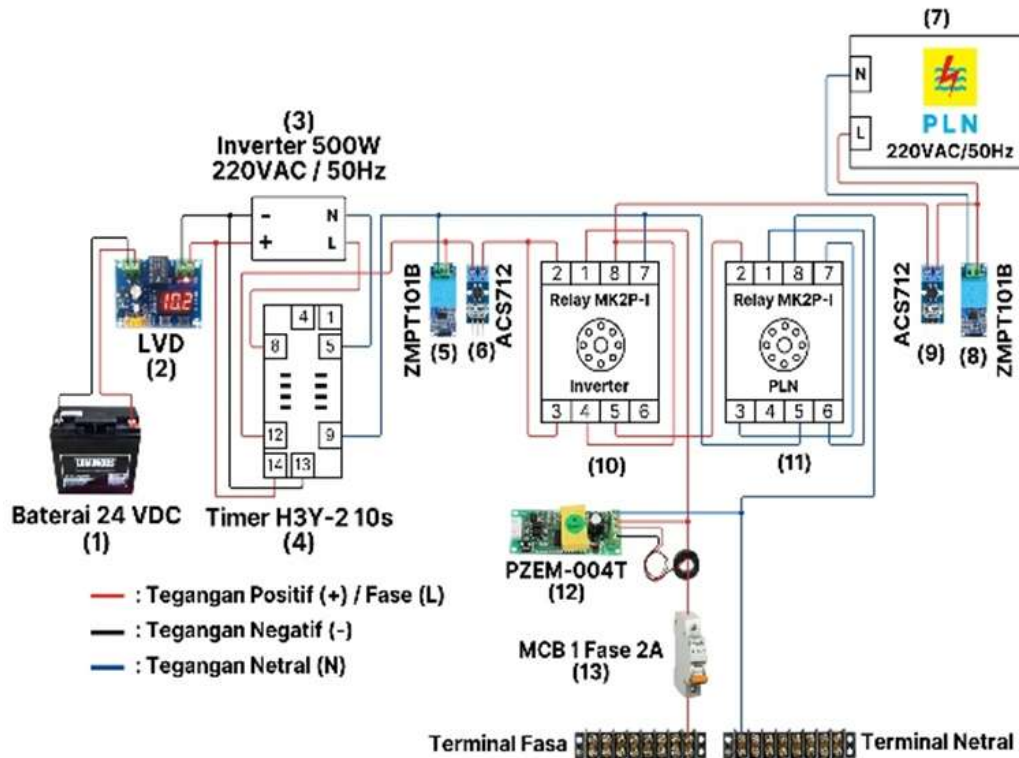
Ketika tegangan baterai PLTS melewati batas bawah tegangan dari LVD, maka LVD akan memutuskan sumber dari baterai PLTS ke inverter sehingga inverter nonaktif. Saat inverter nonaktif, relay (1) juga akan menjadi nonaktif sehingga posisi kontak yang semula NC menjadi NO dan begitu sebaliknya. Kontak relay (1) yang menghubungkan fasa inverter dengan fasa beban menjadi terbuka dan kontak relay (1) yang menghubungkan antara sumber fasa PLN ke sumber fasa beban dan coil relay (2) menjadi tertutup sehingga relay (2) menjadi aktif dan posisi kontakannya pun berubah. Hal tersebut menyebabkan sumber fasa PLN terhubung ke fasa beban serta sumber netral PLN yang terhubung ke netral beban melalui kontak relay (2) juga menjadi terhubung karena kontakannya dalam keadaan tertutup seperti yang ditunjukkan pada Gambar 8. Dari perancangan dan simulasi skematik yang telah dilakukan pada sistem interlock ATS, kemudian dilakukan perancangan rangkaian dari sistem ATS secara keseluruhan yang telah terintegrasi dengan komponen pendukung lainnya seperti sistem inverter dan lain-lain yang ditunjukkan pada Gambar 9.



Gambar 7 Kondisi Inverter (PLTS) Menyuplai Beban



Gambar 8 Kondisi PLN Menyuplai Beban

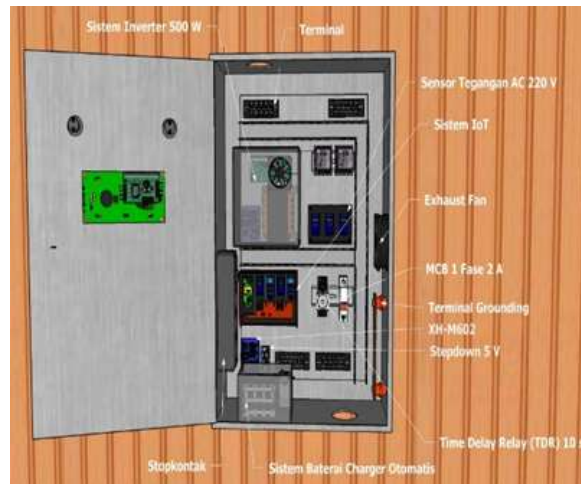


Gambar 9 Wiring Diagram ATS Sistem Interlock Secara Keseluruhan

Pada rangkaian tersebut, terdapat beberapa komponen utama dan pendukung yang membentuk sistem kerja *Automatic Transfer Switch* (ATS). Komponen utama dalam sistem ini adalah *relay* MK2P-I yang berfungsi sebagai aktuator dalam proses perpindahan. Selanjutnya, *Low Voltage Disconnect* (LVD) digunakan sebagai pengendali utama sistem ATS, yang juga mengaktifkan *Time Delay Relay* (TDR). TDR berfungsi untuk menunda aktivasi sumber *inverter* ke *relay* ATS selama beberapa saat, sehingga *inverter* yang belum mencapai kondisi tegangan stabil tidak langsung mengaktifkan *relay*. Penundaan ini bertujuan untuk mencegah terjadinya *bouncing* pada kontak *relay* akibat fluktuasi tegangan.



Gambar 1 Desain 3D Panel ATS Tampak Depan



Gambar 11 Desain 3D Panel ATS Tampak Dalam

Berdasarkan hasil perancangan rangkaian sistem ATS yang telah terintegrasi dengan komponen pendukung, selanjutnya dilakukan pemodelan sistem ATS secara keseluruhan dalam bentuk tiga dimensi (3D) menggunakan aplikasi SketchUp, sebagaimana ditunjukkan pada Gambar 10 dan Gambar 11. Gambar tersebut menunjukkan bahwa sistem ATS telah terintegrasi dengan sistem lainnya sehingga menjadi satu kesatuan dalam sebuah panel box yang siap digunakan.

3. Hasil dan Diskusi

3.1. Realisasi ATS Dengan Sistem *Interlock*

Realisasi ATS dengan sistem *interlock* telah dilakukan melalui integrasi antar perangkat keras seperti sistem *inverter* dan LVD, TDR, MCB, dan *Relay MK2PI Omron* serta komponen pendukung lainnya seperti pada Gambar 12.



Gambar 2 Realisasi ATS dengan Sistem *Interlock*

Pada sistem ini, LVD mengontrol ATS dengan memutuskan sambungan baterai PLTS ke *inverter* saat tegangan turun di bawah 23,6 V dan menyambungkannya kembali saat mencapai 24 V. TDR memberikan jeda sebelum *inverter* menyalurkan daya ke *relay* ATS guna *inverter* mencapai kondisi stabil dan mencegah *bouncing*, sementara selama jeda *output* tetap disuplai PLN. *Relay MK2PI* bekerja dengan sistem *interlock* yang memprioritaskan PLTS sebagai sumber utama dan PLN sebagai cadangan, sekaligus mencegah kedua sumber terhubung bersamaan sehingga menghindari arus hubung singkat.

3.2. Pengujian Penentuan Waktu Tunda Pada *Time Delay Relay* (TDR)

Pengujian waktu tunda pada *time delay relay* (TDR) bertujuan untuk memperoleh nilai pasti waktu tunda yang akan digunakan pada TDR. Dari awal *inverter* dinyalakan atau ketika gelombang keluaran *inverter* pada osiloskop mulai naik hingga mencapai bentuk *sinusoidal* yang stabil tanpa ada distorsi. Kemudian banyaknya kotak horizontal pada osiloskop yang dibutuhkan untuk gelombang mencapai kondisi stabil atau *sinusoidal* tanpa ada distorsi itulah yang nantinya dikalikan dengan nilai *time/div* yang digunakan saat pengukuran pada osiloskop. Hasil dari pengujian yang telah dilakukan sebanyak 5 (lima) tersebut disajikan pada Tabel 1.

Tabel 1 Hasil Pengujian Penentuan Waktu Tunda Pada *Time Delay Relay* (TDR)

Uji ke-	Jumlah Kotak Horizontal	<i>Time/Div</i>	Waktu (detik)
1	6 Div	500ms/div	3
2	6,5 Div	500ms/div	3,25
3	6 Div	500ms/div	3
4	6 Div	500ms/div	3
5	6,25 Div	500ms/div	3,25

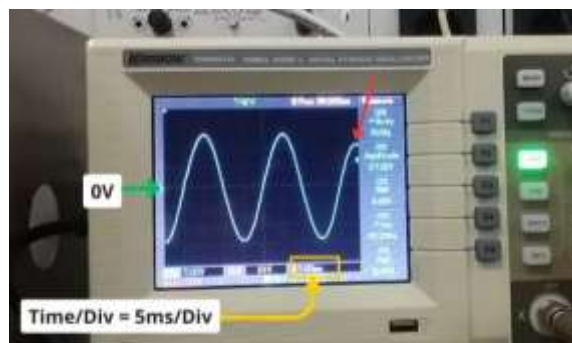
Dari hasil pengujian yang telah dilakukan sebanyak 5 (lima) kali diketahui bahwa waktu terlama untuk *inverter* mencapai kondisi gelombang *sinusoidal* tanpa distorsi adalah sebesar 3,25 detik. Kemudian diperlukan penambahan waktu sebesar 0,5 sampai 1 detik dengan alasan keamanan, sehingga waktu tunda yang akan digunakan pada TDR sebesar 4 detik. Dengan demikian, waktu tersebut nantinya akan dipakai sebagai referensi saat melakukan pengaturan waktu tunda pada TDR sebelum dilakukannya pengujian selanjutnya yaitu pengujian peralihan daya pada ATS baik dari PLTS ke PLN atau sebaliknya.

3.3. Pengujian Peralihan Daya Pada ATS dari PLTS ke PLN

Pengujian peralihan daya pada ATS dari PLTS ke PLN yaitu ketika tegangan *power supply* variabel diturunkan seolah-olah tegangan pada baterai PLTS mengalami penurunan dan melewati batas bawah tegangan LVD sebesar $<23,6$ V. Dari pengujian tersebut dilakukan pengamatan serta analisis hasil uji seperti pada sistem kontrol ATS yaitu LVD dengan mengamati tegangan baterai yang terukur oleh LVD dan lampu indikator setiap sumber yang juga diamati guna menganalisis sistem *interlock* pada ATS. Selain itu, perhitungan jeda waktu perpindahan ATS dilakukan dengan mengamati bentuk gelombang yang terdistorsi seperti penurunan amplitudo maupun gelombang *output* yang berada di titik 0 V saat terjadi perpindahan. Namun jika kedua bentuk gangguan tersebut tidak ditemukan maka jeda waktu perpindahan ditentukan berdasarkan lamanya perubahan bentuk gelombang ketika terjadi perpindahan. Dengan menandai waktu awal dan waktu akhir perubahan bentuk gelombang pada video rekaman, maka jeda waktu perpindahan ditemukan berdasarkan selisih waktu akhir dan waktu awal perubahan bentuk gelombang saat terjadi perpindahan. Kemudian, *output* pada ATS yaitu lampu LED 4 W akan diamati apakah perpindahan ATS berlangsung dengan adanya gangguan seperti redup sesaat atau tidak. Pada poin pengukuran jeda waktu peralihan pada ATS akan diuraikan lebih rinci pada bagian berikut.

a) Uji Pertama

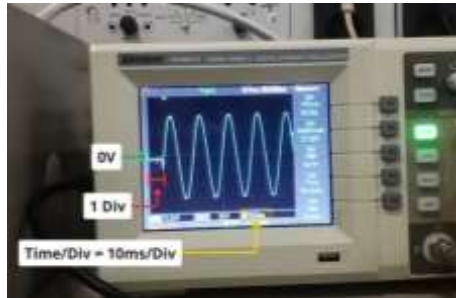
Pada Gambar 13 menunjukkan bentuk gelombang keluaran ATS saat melakukan peralihan daya dari PLTS ke PLN pada uji pertama dengan jumlah kotak horizontal gelombang yang terdistorsi sebanyak 1 kotak. Kemudian nilai *time/div* yang digunakan pada osiloskop sebesar 5ms/div, sehingga nilai jeda waktu perpindahan yaitu sebesar 5 milidetik.



Gambar 3 Bentuk Gelombang *Output* ATS Saat Terjadi Perpindahan Pada Uji Pertama

b) Uji Kedua

Pada Gambar 14 menunjukkan jumlah kotak horizontal gelombang yang terdistorsi sebanyak 1 kotak. Dengan nilai *time/div* yang digunakan pada osiloskop sebesar 10ms/div , maka nilai jeda waktu peralihan sebesar 10 milidetik.



Gambar 4 Bentuk Gelombang *Output* ATS Saat Terjadi Perpindahan Pada Uji Kedua

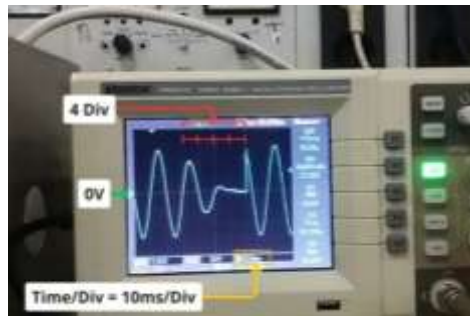
Kemudian pada Gambar 15 menunjukkan lampu LED 4 W mengalami gangguan berupa redup sesaat saat terjadi perpindahan (kiri) dan setelahnya kembali stabil (kanan). Dapat disimpulkan peralihan daya pada ATS berlangsung dengan adanya gangguan pada *output*.



Gambar 5 Kondisi Lampu LED Saat dan Sesudah Perpindahan ATS Pada Uji Kedua

c) Uji Ketiga

Gambar 16 menunjukkan bentuk gelombang keluaran ATS saat melakukan peralihan daya dari PLTS ke PLN pada uji ketiga dengan jumlah kotak horizontal gelombang yang terdistorsi sebanyak 4 kotak. Kemudian nilai *time/div* yang digunakan pada osiloskop sebesar 10ms/div , sehingga nilai jeda waktu peralihan yaitu 40 milidetik.



Gambar 6 Bentuk Gelombang *Output* ATS Saat Terjadi Perpindahan Pada Uji Ketiga

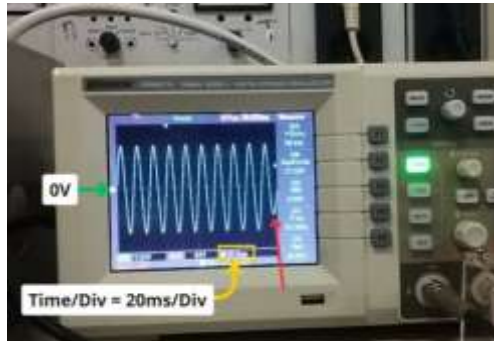
Kemudian pada Gambar 17 menunjukkan lampu LED 4 W yang mengalami gangguan berupa redup sesaat saat terjadi perpindahan (kiri) dan setelahnya kembali stabil (kanan). Dapat disimpulkan peralihan daya pada ATS berlangsung dengan adanya gangguan pada *output*.



Gambar 7 Kondisi Lampu LED Saat dan Sesudah Perpindahan ATS Pada Uji Ketiga

d) Uji Keempat

Pada Gambar 18 menunjukkan bentuk gelombang keluaran ATS saat melakukan peralihan daya dari PLTS ke PLN pada uji keempat dengan jumlah kotak horizontal gelombang yang terdistorsi sebanyak 1 kotak. Kemudian nilai *time/div* yang digunakan pada osiloskop sebesar *20ms/div*, sehingga nilai jeda waktu peralihan yaitu 20 milidetik.



Gambar 8 Bentuk Gelombang *Output* ATS Saat Terjadi Perpindahan Pada Uji Keempat

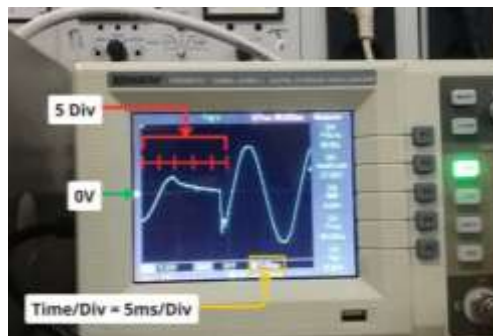
Kemudian pada Gambar 19 menunjukkan lampu LED 4 W yang mengalami gangguan berupa redup sesaat saat terjadi perpindahan (kiri) dan setelahnya kembali stabil (kanan). Dapat disimpulkan peralihan daya pada ATS berlangsung dengan adanya gangguan pada *output*.



Gambar 9 Kondisi Lampu LED Saat dan Sesudah Perpindahan ATS Pada Uji Keempat

e) Uji Kelima

Pada Gambar 20 menunjukkan jumlah kotak horizontal gelombang yang terdistorsi sebanyak 5 kotak. Dengan nilai *time/div* yang digunakan pada osiloskop sebesar *5ms/div*, maka nilai jeda waktu peralihan sebesar 25 milidetik.



Gambar 10 Bentuk Gelombang *Output* ATS Saat Terjadi Perpindahan Pada Uji Kelima

Kemudian pada Gambar 21 menunjukkan lampu LED mengalami gangguan berupa redup sesaat saat terjadi perpindahan (kiri) dan setelahnya kembali stabil (kanan). Dapat disimpulkan peralihan daya pada ATS berlangsung dengan adanya gangguan pada *output*.



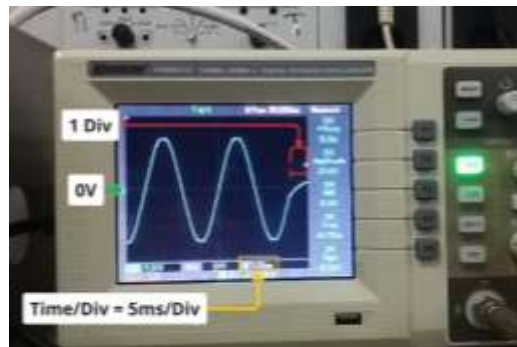
Gambar 11 Kondisi Lampu LED Saat dan Sesudah Perpindahan ATS Pada Uji Kelima

3.4. Pengujian Peralihan Daya Pada ATS dari PLN ke PLTS

Pengujian peralihan daya pada ATS dari PLN ke PLTS yaitu ketika tegangan *power supply* variabel dinaikkan seolah-olah tegangan pada baterai PLTS mulai naik dan mencapai batas atas tegangan LVD sebesar 24 V. Dari pengujian tersebut dilakukan pengamatan serta analisis hasil uji seperti pada sistem kontrol ATS yaitu LVD dengan mengamati tegangan baterai yang terukur oleh LVD dan lampu indikator setiap sumber yang juga diamati guna menganalisis sistem *interlock* pada ATS. Selain itu, perhitungan jeda waktu perpindahan ATS dilakukan dengan mengamati bentuk gelombang yang terdistorsi seperti penurunan amplitudo maupun gelombang *output* yang berada di titik 0 V saat terjadi perpindahan. Namun jika kedua bentuk gangguan tersebut tidak ditemukan maka jeda waktu perpindahan ditentukan berdasarkan lamanya perubahan bentuk gelombang ketika terjadi perpindahan. Dengan menandai waktu awal dan waktu akhir perubahan bentuk gelombang pada video rekaman, maka jeda waktu perpindahan ditemukan berdasarkan selisih waktu akhir dan waktu awal perubahan bentuk gelombang saat terjadi perpindahan. Kemudian, *output* pada ATS yaitu lampu LED 4 W akan diamati apakah perpindahan ATS berlangsung dengan adanya gangguan seperti redup sesaat atau tidak. Pada poin pengukuran jeda waktu peralihan pada ATS akan diuraikan lebih rinci pada bagian berikut.

a) Uji Pertama

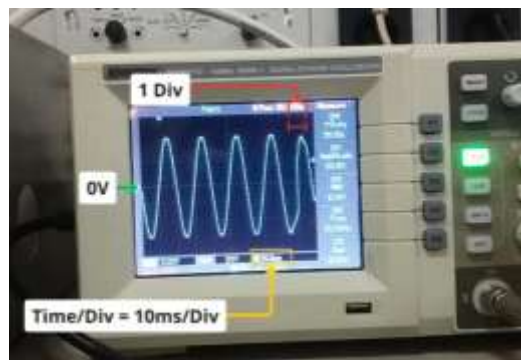
Pada Gambar 22 menunjukkan bentuk gelombang keluaran ATS saat melakukan peralihan daya dari PLN ke PLTS pada uji pertama dengan jumlah kotak horizontal gelombang yang terdistorsi sebanyak 1 kotak. Kemudian nilai *time/div* yang digunakan pada osiloskop sebesar 5ms/div , sehingga nilai jeda waktu peralihan yaitu 5 milidetik.



Gambar 12 Bentuk Gelombang *Output* ATS Saat Terjadi Perpindahan Pada Uji Pertama

b) Uji Kedua

Pada Gambar 23 menunjukkan jumlah kotak horizontal gelombang yang terdistorsi sebanyak 1 kotak. Dengan nilai *time/div* yang digunakan pada osiloskop sebesar 10ms/div , maka nilai jeda waktu peralihan sebesar 10 milidetik.



Gambar 13 Bentuk Gelombang *Output* ATS Saat Terjadi Perpindahan Pada Uji Kedua

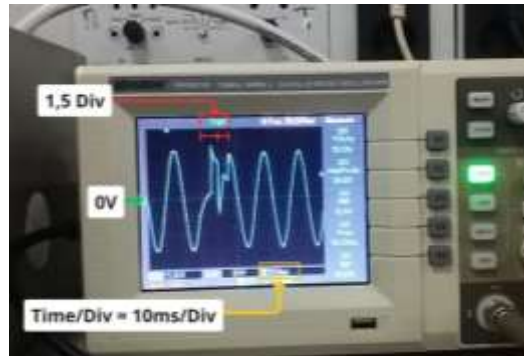
Kemudian pada Gambar 24 menunjukkan lampu LED tidak mengalami gangguan berupa redup atau padam sesaat saat (kiri) dan sesudah (kanan) terjadi perpindahan. Dapat disimpulkan peralihan daya pada ATS berlangsung tanpa adanya gangguan pada *output*.



Gambar 14 Kondisi Lampu LED Saat dan Sesudah Perpindahan ATS Pada Uji Kedua

c) Uji Ketiga

Pada Gambar 25 menunjukkan jumlah kotak horizontal gelombang yang terdistorsi sebanyak 1,5 kotak. Dengan nilai *time/div* yang digunakan pada osiloskop sebesar 10ms/div , maka nilai jeda waktu peralihan sebesar 15 milidetik.



Gambar 15 Bentuk Gelombang *Output* ATS Saat Terjadi Perpindahan Pada Uji Ketiga

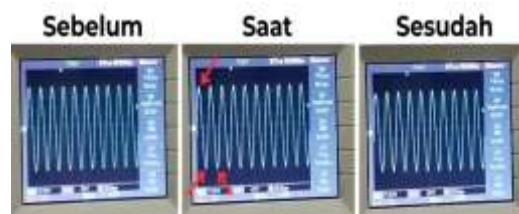
Kemudian pada Gambar 26 menunjukkan lampu LED tidak mengalami gangguan berupa redup atau padam sesaat saat (kiri) dan sesudah (kanan) terjadi perpindahan. Dapat disimpulkan peralihan daya pada ATS berlangsung tanpa adanya gangguan pada *output*.



Gambar 16 Kondisi Lampu LED Saat dan Sesudah Perpindahan ATS Pada Uji ketiga

d) Uji Keempat

Pada Gambar 27 menunjukkan tidak adanya gelombang yang mengalami distorsi melainkan perubahan bentuk gelombang saat terjadinya peralihan daya pada ATS. Ketika peralihan berlangsung, keseluruhan amplitudo gelombang mulai turun secara bersamaan (tengah) yang ditunjukkan oleh panah merah, sebelum akhirnya berganti menjadi bentuk gelombang keluaran dari *inverter*.



Gambar 17 Bentuk Gelombang *Output* Sebelum, Saat, dan Sesudah Perpindahan ATS Pada Uji Keempat

Oleh karena itu, pengukuran jeda waktu peralihan daya pada ATS diamati melalui aplikasi *Microsoft Clipchamp*. Pada Gambar 28 menunjukkan waktu awal dan akhir dari perubahan bentuk gelombang *output* saat terjadi perpindahan. Waktu awal ada pada 0.09.74, sedangkan waktu akhir ada pada 0.09.78. Nilai jeda waktu perpindahan ATS pada pengujian ini adalah 4 milidetik yang berasal dari selisih waktu akhir dengan waktu awal.



Gambar 18 Waktu Awal dan Akhir Perubahan Bentuk Gelombang *Output* Pada Aplikasi *Microsoft Clipchamp* Saat Uji Keempat

Kemudian pada Gambar 29 menunjukkan lampu LED tidak mengalami gangguan berupa redup atau padam sesaat saat (kiri) dan sesudah (kanan) terjadi perpindahan. Dapat disimpulkan peralihan daya pada ATS berlangsung tanpa adanya gangguan pada *output*.



Gambar 19 Kondisi Lampu LED Saat dan Sesudah Perpindahan ATS Pada Uji Keempat

e) Uji Kelima

Pada Gambar 30 menunjukkan tidak adanya gelombang yang mengalami distorsi melainkan perubahan bentuk gelombang saat terjadinya peralihan daya pada ATS. Ketika peralihan berlangsung, keseluruhan amplitudo gelombang mulai turun secara bersamaan (tengah) yang ditunjukkan oleh panah merah, sebelum akhirnya berganti menjadi bentuk gelombang keluaran dari *inverter*.



Gambar 20 Bentuk Gelombang *Output* Sebelum, Saat, dan Sesudah Perpindahan ATS Pada Uji Kelima

Oleh karena itu, pengukuran jeda waktu peralihan daya pada ATS diamati melalui aplikasi *Microsoft Clipchamp*. Pada Gambar 31 menunjukkan waktu awal dan akhir dari perubahan bentuk gelombang *output* saat terjadi perpindahan. Waktu awal ada pada 0.06.70, sedangkan waktu akhir ada pada 0.06.75. Nilai jeda waktu perpindahan ATS pada pengujian ini adalah 4 milidetik yang berasal dari selisih waktu akhir dengan waktu awal.



Gambar 21 Waktu Awal dan Akhir Perubahan Bentuk Gelombang *Output* Pada Aplikasi *Microsoft Clipchamp* Saat Uji Kelima

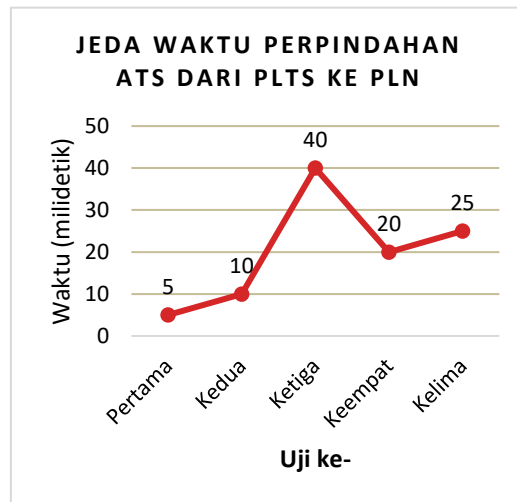
Kemudian pada Gambar 32 menunjukkan lampu LED tidak mengalami gangguan berupa redup atau padam sesaat saat (kiri) dan sesudah (kanan) terjadi perpindahan. Dapat disimpulkan peralihan daya pada ATS berlangsung tanpa adanya gangguan pada *output*.



Gambar 22 Kondisi Lampu LED Saat dan Sesudah Perpindahan ATS Pada Uji Kelima

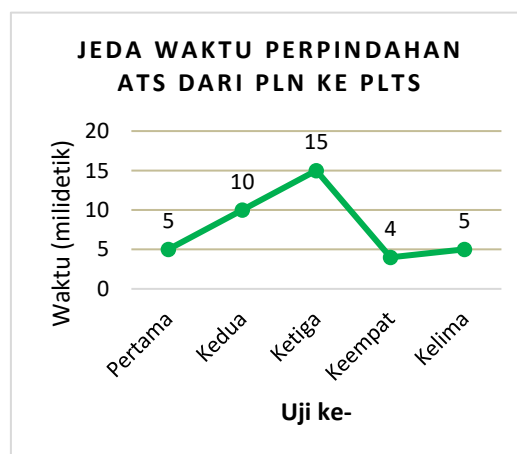
3.5. Analisis Pada Kedua Kondisi Perpindahan (PLN ke PLTS dan sebaliknya)

Dari hasil pengujian yang telah dilakukan pada kedua kondisi yaitu perpindahan PLTS ke PLN atau sebaliknya, menunjukkan setiap komponen seperti LVD, TDR dan sistem *interlock* telah bekerja sesuai perancangan. Selain itu, dari kelima pengujian pada kedua kondisi atau skenario yaitu pengujian peralihan daya pada ATS dari PLTS ke PLN dan pengujian peralihan daya pada ATS dari PLN ke PLTS menghasilkan nilai jeda waktu perpindahan yang disajikan dalam bentuk grafik tiap kondisi atau skenario pengujian.



Gambar 23 Grafik Jeda Waktu Perpindahan ATS dari PLTS ke PLN

Pada Gambar 33 menunjukkan nilai jeda waktu perpindahan dari PLTS ke PLN dengan rentang waktu 5 – 40 milidetik dan dengan rata-rata waktu sebesar 20 milidetik. Selain itu, hasil dari keseluruhan pengujian yang telah dilakukan menunjukkan adanya gangguan redup sesaat pada *output* yaitu LED 4 W. Meskipun seluruh hasil pengujian perpindahan dari PLTS ke PLN berlangsung dengan adanya gangguan, namun nilai jeda waktunya masih berada dalam kategori dapat diterima jika mengacu pada standar industri yang ada seperti ASCO yaitu sebesar 30-50 milidetik.



Gambar 24 Grafik Jeda Waktu Perpindahan ATS dari PLN ke PLTS

Sedangkan pada Gambar 34 menunjukkan jeda waktu perpindahan dari PLN ke PLTS dengan rentang waktu 4 – 15 milidetik dan dengan rata-rata sebesar 7,8 milidetik. Selain itu, hasil dari keseluruhan pengujian yang telah dilakukan menunjukkan tidak adanya gangguan yang terjadi pada *output* yaitu LED 4 W. Variasi nilai hasil pengujian pada sistem ATS terjadi karena waktu kerja (*operating time*) dari *relay* atau kontaktor elektromagnetik tidak bersifat tetap. Waktu kerja ini ditentukan oleh keseimbangan antara gaya elektromagnetik dari lilitan *coil* dan gaya mekanik dari pegas kontak. Menurut Liu dkk pada tahun 2018, gaya elektromagnetik *coil* relatif konstan karena arus yang mengalir hampir tetap, sedangkan gaya pegas dapat menurun akibat fenomena *stress relaxation*, yaitu penurunan kemampuan elastis material setelah digunakan berulang kali. Perubahan kecil pada gaya ini membuat waktu kontak menutup atau membuka menjadi tidak sama saat proses *relay* diaktifkan [13]. Selain itu, faktor lain seperti tegangan *coil*, suhu, dan kondisi mekanik kontak juga mempengaruhi kecepatan respon *relay*. Perbedaan jeda waktu perpindahan dan kondisi *output* yaitu lampu LED saat terjadinya perpindahan sumber pada ATS baik dari PLN ke PLTS ataupun sebaliknya dipengaruhi oleh karakteristik kerja *relay*. Pada perpindahan PLTS ke PLN, pemutusan suplai oleh LVD menyebabkan *relay* kehilangan arus, tetapi fluks magnet pada *coil* tidak hilang seketika. *Armature* masih tertahan oleh sisa medan magnet hingga gaya pegas mengembalikannya ke posisi semula, sehingga tercipta jeda tanpa suplai yang lebih panjang. Sebaliknya, pada perpindahan PLN ke PLTS, suplai dari PLN tetap tersedia hingga *armature* benar-benar berpindah. Selama proses pembentukan medan magnet, *output* tetap tersuplai dari PLN sehingga jeda tanpa daya menjadi sangat singkat. Fenomena ini sesuai dengan penjelasan dari TE *Connectivity* pada tahun 2020 yang menyatakan bahwa fluks magnet pada *coil relay* tidak hilang seketika saat arus diputus, sehingga *armature* tetap tertahan sementara sebelum akhirnya kembali [14].

4. Kesimpulan

Hasil pengujian ATS dengan sistem interlock menunjukkan bahwa seluruh komponen utama, seperti LVD, TDR, dan sistem interlock pada relay bekerja sesuai perancangan. Pada perpindahan PLN ke PLTS, sistem mampu mempertahankan kontinuitas daya tanpa gangguan visual dengan jeda waktu pada rentang 4-15 milidetik dan dengan rata-rata sebesar 7,8 milidetik, sedangkan pada perpindahan PLTS ke PLN, jeda waktu perpindahan berada pada kisaran 5-40 milidetik dan dengan rata-rata sebesar 20 milidetik. Kondisi tersebut masih dalam standar industri dalam perancangan sebuah ATS meskipun sebagian pengujian menunjukkan gangguan visual berupa redup sesaat yang diakibatkan oleh karakteristik kerja dari relay. Secara keseluruhan, sistem ATS ini dinilai andal dan layak diterapkan karena mampu melakukan perpindahan sumber daya dengan jeda waktu yang masih sesuai standar industri.

Referensi

1. A. A. G. A. Pawitra, I. N. S. Kumara, dan W. G. Ariastina, "Review Perkembangan PLTS di Provinsi Bali Menuju Target Kapasitas 108 MW Tahun 2025," *Majalah Ilmiah Teknologi Elektro*, vol. 19, no. 2, hlm. 181, Des 2020, doi: 10.24843/mite.2020.v19i02.p09.
2. A. Amran dan A. N. Salim, "SISTEM AUTO-SWITCH PADA MINI PLTS OFF-GRID DENGAN BACKUP DAYA PLN," *Seminar Nasional Hasil Pengabdian Masyarakat*, vol. 2020, hlm. 277–283, 2020.
3. A. R. Putera, M. Nizam, dan F. Adriyanto, "Design and Build Automatic Transfer Switch (ATS) Based Internet of Things on Microgrid System," *Journal of Electrical, Electronic, Information, and Communication Technology*, vol. 4, no. 2, hlm. 34, 2022, doi: 10.20961/jeeict.4.2.64700.
4. ASCO Power Technologies, "White Paper: Transition Modes for Automatic Transfer Switches - Part 1," hlm. 1–6, 2018. [Daring]. Tersedia pada: <https://www.se.com/us/en/download/document/TS-WP-TRANSITION-P1/>
5. C. Widiasari dan R. Fachriansyah, "Rancang Bangun Automatic Transfer Switch (ATS) Hybrid Daya PLN Dan PLTS Pada Sistem Hidroponik," *Jurnal ELEMENTER*, vol. 9, no. 1, hlm. 121–131, Mei 2023.
6. G. Santoso, S. Hani, S. Abdullah, dan Y. Pratama, "PEMANFAATAN PEMBANGKIT LISTRIK TENAGA SURYA SEBAGAI SUMBER ENERGI LISTRIK CADANGAN BUDIDAYA BURUNG PUYUH DILENGKAPI DENGAN AUTOMATIC TRANSFER SWITCH (ATS)," *Jurnal Elektrikal*, vol. 8, no. 2, hlm. 45–52, Des 2021.
7. J. Liu, M. Zhang, N. Zhao, dan A. Chen, "A Reliability Assessment Method for High Speed Train Electromagnetic Relays," *Energies (Basel)*, vol. 11, no. 3, hlm. 1–15, 2018, doi: 10.3390/en11030652.
8. S. Ardiansyah, "PROTOTYPE SISTEM INTERLOCK UNTUK PINTU RUANGAN STERIL DI RUMAH SAKIT BERBASIS KONTAKTOR LISTRIK," *Αγση*, vol. 15, no. 1, hlm. 37–48, Agu 2024.
9. S. Saputro, "Rancangan Bangun Pembuatan Alat Panel Listrik Ats (Automatic Transfer Switch) – Amf (Automatic Main Failure)," *Teknik Elektro*, vol. 1 (2), hlm. 1–4, 2015.
10. S. Syafii, Y. Mayura, dan M. Muhandika, "Strategi Pembebanan PLTS Off Grid untuk Peningkatan Kontinuitas Suplai Energi Listrik," *Jurnal Rekayasa Elektrika*, vol. 15, no. 3, hlm. 157–161, Des 2020, doi: 10.17529/jre.v15i3.14793.
11. Syafii, S. A. Putri, dan Y. Mayura, "Improve continuity supply of pv system using arduino-based transfer switch," *International Journal of Scientific and Technology Research*, vol. 9, no. 2, hlm. 768–772, Feb 2020. [Daring]. Tersedia pada: www.ijstr.org
12. SEKRETARIAT JENDERAL DEWAN ENERGI NASIONAL, "RENCANA STRATEGIS 2015 s.d. 2019 SEKRETARIAT JENDERAL DEWAN ENERGI NASIONAL," 2014.
13. TE Connectivity, "White Paper: Coil Suppression Can Reduce Relay Life," *Application Note*, hlm. 2–3, 2020.